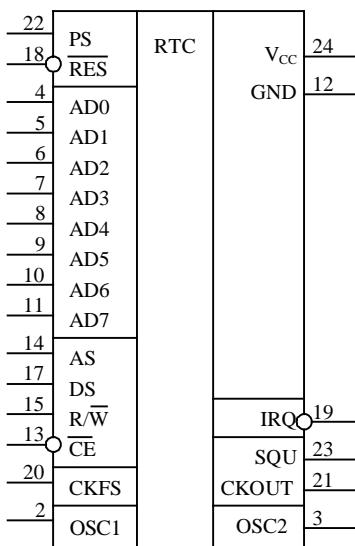


Микросхема часов реального времени КР512ВИ1 (аналог MC146818A)

Условное обозначение



Назначение выводов:

V_{CC}, GND - входы питания.

AD0-AD7 - Мультиплексированная двунаправленная шина адреса/данных

OSC1 - Вход тактового генератора

OSC2 - Выход тактового генератора

CKFS - Вход. Задание коэффициента деления для выхода CKOUT

CKOUT - Выход. Сигнал тактового генератора для использования в других устройствах.

Поступает непосредственно (при CKFS=1) или через делитель на 4 (при CKFS=0)

SQW - Выход. Сигнал тактового генератора, подаваемый через делитель.

Разрешение сигнала и коэффициент деления задаются программированием регистров #0A и #0B микросхемы

-IRQ - Выход. Запрос прерывания МП при возникновении событий, требующих программной обработки.

Это окончание цикла обновления информации в регистрах #00-#09 (происходит ежесекундно), срабатывание будильника. Возможна генерация запросов с частотой сигнала на выходе SQW. Выход выполнен по схеме с открытым стоком.

-RESET - Сброс.

Сбрасывает в исходное состояние все узлы ИМС, отвечающие за обмен данными с МП-системой. Никакое вмешательство в это время в работу ИМС невозможно. На ячейки календаря и часов сброс не влияет. Длительность импульса сброса должна быть не менее 5 мкс.

PS - Вход датчика питания.

Подключается таким образом, чтобы напряжение на нём падало до нуля даже при кратковременном пропадании питания. После возобновления питания уровень 0 на нем должен продержаться не менее 5 мкс. При этом бит 7 регистра #0D автоматически устанавливается в 0. Единицу можно установить считыванием значения регистра. Сей факт позволяет определять достоверность информации в ячейках ИМС после пропадания питания.

-CE - Вход выбора микросхемы.

При подаче логической "1" шина AD, входы DS и R/W отключаются от МП, снижается потребляемая мощность. Низкий уровень выставляется во время действия импульса AS и остается неизменным до окончания цикла чтения/записи. Допускается постоянное подключение вывода к общему проводу.

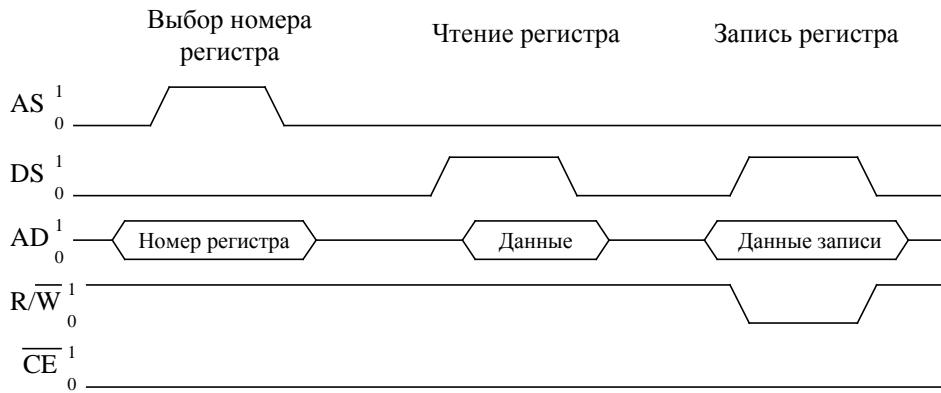
AS - Вход. Строб адреса.

Подается в виде положительного импульса при наличии адреса на шине AD . По срезу импульса адрес записывается во внутренний буфер ИМС. Одновременно определяется, в каком стандарте шины работает микросхема - Motorola или Intel.

Шина "Motorola"

Реализуется, если по срезу импульса AS на входе DS будет низкий уровень напряжения. В этом случае во время прихода положительного импульса на DS будет произведена операция чтения/записи значения регистра. Чтение или запись определяются в зависимости от состояния входа R/W (1 - чтение, 0 - запись).

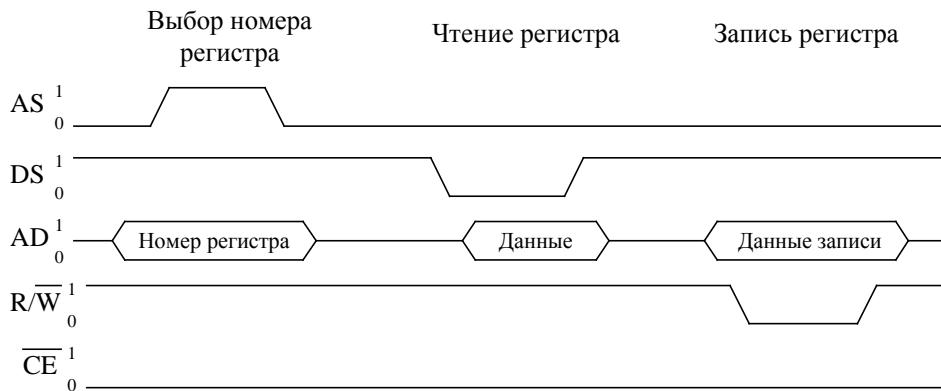
Диаграммы работы ИМС в режиме шины "Motorola":



Шина "Intel"

Реализуется, если по срезу импульса AS на входе DS будет высокий уровень напряжения. В этом случае чтение или запись информации будет происходить в зависимости от состояния входов DS и R/W. Чтение будет происходить при отрицательном импульсе на входе DS, а запись - при отрицательном импульсе на входе R/W. В этом режиме вход DS можно назвать -RD, а вход R/W можно назвать -WE.

Диаграммы работы ИМС в режиме шины "Intel":



Такая усложнённая логика работы позволяет подключать ИМС к микропроцессорным системам с различными видами адресации.

Следует заметить, что время цикла "установка номера регистра/запись или считывание информации" необходимо постоянно поддерживать 0 на входе -CE, иначе ИМС "забудет" номер регистра, с которым работает.

Программирование

Микросхема содержит в себе 64 регистра (ячеек памяти), из которых первые 14 (#00-#0D) задействованы для использования программирования часов, а остальные (#0E-#3F) являются свободными для использования.

Карта памяти ИМС

Адрес регистра	Назначение
#00	Секунды
#01	Секунды будильника
#02	Минуты
#03	Минуты будильника
#04	Часы
#05	Часы будильника
#06	День недели
#07	Число
#08	Месяц
#09	Год
#0A	Регистр A
#0B	Регистр B
#0C	Регистр C
#0D	Регистр D
#0E-#3F	OЗУ общего назначения

Регистр #04:

Содержит значения часа. Если данные о часах представлены в 12-часовом виде, то старший бит (D7) будет установлен в 1 для значения времени после полудня (PM).

Регистр #05:

Значение часа для будильника. Если значение регистра равно #FF, то будильник будет срабатывать каждый час. Остальное см. в описании регистра #04.

Регистр #06:

Содержит номер дня недели. Если автопереход на летнее/зимнее время включен (бит 0(DSE) регистра #0B), то нумерация начинается с понедельника (1). Вторник будет 2, и т.д. до воскресенья (7). При отключенном автопереходе нумерация начинается с воскресенья(1) и заканчивается субботой(7).

Регистр #08:

Номер месяца задается числом от 1 до 12 (январь-декабрь соответственно).

Регистр #09:

Год задается двумя цифрами. Числа от 80 до 99 соответствуют годам 1980-1999. Числа от 0 до 79 будут соответствовать годам 2000-2079.

Регистр #0A:

D7	D6	D5	D4	D3	D2	D1	D0
UIP	DU2	DU1	DU0	RS3	RS2	RS1	RS0

UIP: единица в этом бите означает, что происходит или произойдет не более чем через 224 мкс цикл обновления информации о времени. В этом случае нельзя считывать информацию из регистров #00-#09 часов (информация может быть недостоверной). Необходимо подождать, пока бит не сбросится в 0. Сигнал - RESET на бит UIP не действует. Чтобы сбросить бит принудительно в 0 необходимо установить бит SET регистра #0B в 1, в таком случае запрещается обновление регистров #00-#09 часов. Длительность цикла обновления информации зависит от частоты используемого кварца:

Частота кварца, МГц	Длительность цикла обновления, мс
4,194304	248
1,048576	248
0,032768	1984

DU0-DU2: Сюда записывается код для используемого с микросхемой кварца.

Частота кварца, МГц	DU2	DU1	DU0
4,194304	0	0	0
1,048576	0	0	1
0,032768	0	1	0
Сброс генератора	1	1	x

RS0-RS3: Определяют частоту на выходе SQW. Код 0000 запрещает работу выхода SQW, остальные коды сведены в таблицу (для резонатора с частотой 32768 Гц):

Код	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
F _{SQW} , Гц	32768	16384	8192	4096	2048	1024	512	256	128	64	32	16	8	4	2
Период T, мс	0,03	0,061	0,122	0,244	0,488	0,97	1,95	3,9	7,81	15,63	31,25	62,5	125	250	500

Регистр #0B:

D7	D6	D5	D4	D3	D2	D1	D0
SET	PIE	AIE	UIE	SQWE	DM	24/12	DSE

SET: Единица в этом разряде отключает обновление информации в регистрах #00-#09 микросхемы, давая тем самым возможность записать нужные данные в эти регистры. Ноль разрешает отсчёт времени.

PIE: Единица разрешает прерывания с периодом, указанным в битах RS0-RS3 регистра #0A. Этот бит может быть сброшен сигналом -RESET.

AIE: Единица разрешает прерывания от будильника. Бит может быть сброшен сигналом -RESET.

UIE: Единица разрешает прерывания по завершении цикла обновления информации. Может быть сброшен сигналом -RESET.

SQWE: Единица разрешает выдачу сигнала на входе SQW. Может быть сброшен сигналом -RESET.

DM: Выбирает представление информации в регистрах #00-#09 микросхемы. Единица означает, что данные представлены в двоичном виде, ноль - в двоично/десятичном. Изменение этого бита без перезаписи данных в регистры #00-#09 невозможно.

24/12: Выбор формата представления времени. Единица - 24-часовой формат часов, Ноль - 12-часовой. В 12-часовом формате время PM (после полудня) отмечается единицей в старшем разряде регистра часов #04.

DSE: Единица разрешает автоперевод на летнее/зимнее время. В последнее воскресенье апреля после 1:59:59 автоматически устанавливается 03:00:00, а в последнее воскресенье октября после 01:59:59 автоматически устанавливается 01:00:00. Ноль в этом бите запрещает автоперевод времени.

Регистр #0C: Все биты этого регистра сбрасываются в 0 при чтении содержимого регистра, а также сигналом -RESET.

D7	D6	D5	D4	D3	D2	D1	D0
IRQF	PF	AF	UF	0	0	0	0

IRQF: Флаг запроса прерывания. Устанавливается при выполнении условия $PF*PIE+AF*AIE+UF*UIE=1$. Одновременно на выходе -IRQ устанавливается низкий уровень напряжения.

PF: Устанавливается в 1 по фронту сигнала на внутреннем делителе, выбранном в соответствии с битами RS0-RS3 регистра #0A. Этот бит можно использовать для отсчета временных интервалов менее 1 секунды.

AF: Бит устанавливается при совпадении текущего времени с временем будильника.

UF: Устанавливается в 1 после окончания каждого цикла обновления.

Регистр #0D:

D7	D6	D5	D4	D3	D2	D1	D0
VRT	0	0	0	0	0	0	0

VRT: Устанавливается в 0 при низком уровне на входе PS. В единицу бит устанавливается чтением регистра.